

【所員論考】

半導体産業における台湾ファウンドリの発展

アジア成長研究所上級研究員 岸本千佳司

要旨

1990年代以降、半導体産業における「設計と製造の分業」というビジネストレンドの中で、日本企業が凋落し、かわって台湾企業が台頭してきている。台湾は、ファブレス（IC設計専門企業）とファウンドリ（ウェハプロセス受託企業）の分業を核とする垂直分業体制を構築し、主に特定用途向けロジック IC（およびシステム LSI）の分野で市場シェアを伸ばしていった。本稿では、台湾半導体産業におけるファウンドリ・ビジネスの発展について（主に業界トップの TSMC の事例を念頭に）、発展経緯を解説する。その発展史は少なくとも3段階に分かれる。即ち、①ファウンドリ・ビジネスの初期モデル（1987年～1990年代半ば）、②ファウンドリ・ビジネスの発展：技術力・生産能力の発展（1990年代後半頃から）、③ファウンドリ・ビジネスの成熟：ソリューション・ビジネスへ（2000年代以降）、である。それを踏まえて、一橋大学・楠木健教授の『ストーリーとしての競争戦略』（楠木、2010）が提唱する手法を採用し、台湾ファウンドリの戦略を「ストーリーとして」描き出した上で、それが概ね「筋の良いストーリー」のイメージに近いことを示す。

1. はじめに

本研究の対象は半導体産業であるが、半導体にも色々種類があり、ここでは、集積回路（IC：integrated circuit）、なかでも（例えば、スマホ用、デジタル TV 用などの）特定用途向けロジック IC（および、その発展型としてのシステム LSI）を主に念頭に置く。LSI（large scale integration）は IC の集積度が大きなものである。システム LSI とは、ある装置・システムの動作に必要な機能のすべて（あるいは大部分）を、1つの半導体チップに実装する方式である（ほぼ同義の用語として、SoC〔system-on-a-chip〕がある）^{（注1）}。IC の生産工程は大別して5段階に分かれる。即ち、設計、フォトマスク製造、ウェハプロセス（「前工程」ともいう）、パッケージ、テスト（パッケージとテストを合わせて「後工程」ともいう）である。「ファブレス（fabless）」とは、自社の製造ラインを持たず IC の設計開発に特化した企業であり、「ファウンドリ（foundry）」とは、最も資本・技術集約的なウェハプロセスを受託する業態を指す。1980年代半ば以降、とりわけ1990年代以降に、半導体産業において「設計と製造の分業」トレンドが強くなり、これまでの「垂直統合型デバイスメーカー（IDM：integrated device manufacturer）」（生産工程5段階全てを自社内に有する

形態) 主体の産業構造からファブレスとファウンドリの分業を核とする垂直分業体制優位へと転換していった(ただし、半導体の種類によって状況は異なる)。台湾企業はこの転換を担った勢力の重要な部分をなしており、IDM 中心の日本半導体メーカーの凋落は、一部はこのトレンドの変化に順応し損ねたことが原因といわれる(西村, 2014b, 第6章)。

とりわけ、1987年設立の台湾のTSMC (Taiwan Semiconductor Manufacturing Company, 台湾積體電路製造) は、ファウンドリを専業で行うビジネスモデルを世界で初めて打ち出した企業である(IDM が生産ラインの余剰を埋めるために副業でファウンドリを行うことは以前からあった)。同社は、その後一貫して世界ファウンドリ業界のリーディング企業の地位を保っており(注²⁾、また近年ではIntel, Samsung と並んで世界の最大手半導体企業の一角をなしている。

本稿では、主にTSMCの事例を念頭に置き、ファウンドリ・ビジネスモデルのこれまでの発展経緯を検討する。同社が、自社内の努力に加え、半導体バリューチェーン上の他の専門企業とのパートナーシップを強化することによって、半導体設計・製造の「エコシステム」を構築し、ファウンドリ・ビジネスモデルを強固なものにしていった過程を明らかにする。それを踏まえ、終節では、楠木(2010)が提唱する競争戦略を「ストーリーとして」描き出す手法を採用し、台湾ファウンドリの競争戦略の優位性を評価する。

2. ファウンドリ・ビジネスの初期状況

台湾半導体産業はロジック IC を中心としているが、これは産業立ち上げ当初、多額の投資を必要とする量産型のメモリやマイクロプロセッサよりも、多品種少量生産型のロジック IC が台湾国内産業の中小企業的性格に適合していると判断され、そうした技術の導入を選好したためである。実際、国内外のデジタル時計や電卓、電子雑貨、後にはPC・周辺機器といった産業が台湾製 IC に市場を与えることとなる。TSMC は1987年に世界初の専業ファウンドリとして創業し、当初は見よう見まねでDRAM (dynamic random access memory) 製造に手を出したこともあるが、基本的には、こうした多品種少量型、中小設計メーカーによるロジック IC を念頭にファウンドリ・ビジネスを立ち上げた。ただし、当時、TSMC の生産能力を十分に稼働させるには国内顧客からの受注量が不足しており、米国シリコンバレーのファブレスから多くのオーダーを受け入れた(青木, 1999, 第4章)。1980年代半ば当時は、米国には半導体設計専門会社、所謂ファブレスが10~20社ほど存在し、自社製品と競合しない製造請負専業の半導体メーカーを必要としていたのである。専業ファウンドリのTSMC が設立されたことは、米国や台湾におけるファブレスの発展を促進することとなった。ただし、設立当初はファブレス業界自体が十分立ち上がっていなかったため、既存の大手半導体メーカーからのおこぼれの仕事(自社生産能力不足時の一時的外注)が受注の大半だった。やがてその実績が認められ、またファブレス企業数も次第に増加してきたこともあり、1991年頃から事業が好転していった。これ以降、TSMC の成長はファブレス業界の発展と二人三脚で進んでいったのである(チャン, 2000)。同社は、当初、先進国半導体メーカーと比べ技術力でも生産能力でも特別の優位性はなかったものの、1990年代半ばまでは、専業ファウンドリの草分けとして低コストと専業の利点を活かし、競合もなく成長軌道に乗った。

ところが、1980年に台湾初の本格的 IDM として設立された UMC (United Microelectronics Corporation, 聯華電子) が、1995年には専業ファウンドリへと転換したため、専業2社間での競争が始まり生産能力拡充と積極的受注への動きが誘発された。ここから規模の経済に基づくコスト優位性を競う時代となった。この中で、TSMCは、1999年12月に12インチ(300mm)ウェハ対応工場「Fab 12」の建設を開始し、また2000年6月に半導体メーカー2社(徳碁〔TSMC〕、世大〔WSMC〕)を吸収合併し、生産能力の拡大に努めた(伍, 2006, pp. 126~127)。

ウェハプロセスの技術開発の面では、当初、台湾ファウンドリは世界の先進企業より1世代遅れで安く作るという戦略であった。その後、技術導入依存から自力開発重視への転換により急速にキャッチアップし、1999年以降(0.18 μm のプロセス世代以降)は微細化のペースで日米の先進企業にほぼ並んだ。この頃から、単にコスト優位性のみならず、積極的に先端プロセス技術を開発し、その技術を量産ラインに導入する戦略へと移行したのである。また、ロジックICに加え、システムLSI(SoC)を製造する上で必要なミックスド・シグナル、DRAM、SRAM(static random access memory)、Flash Memory、高周波等の各種プロセス技術の開発にも取り組み、顧客の様々なニーズに対応できる幅広い技術基盤の構築を進めていった。2000年代初め頃には、かつて技術力で先行していた日本メーカーでも、特にCMOS(complementary metal oxide semiconductor)ロジック・プロセスについてはTSMCやUMCに追い抜かれたとの見方も出され、ファウンドリへの製造委託を増加し始めた(大石, 2001)。例えば、NECは、2001年7月に主要なトランジスタ(ICの構成要素)の仕様をTSMCと共通化し、標準的製品の製造は同社に任せ、自らは高付加価値品へ集中するという戦略を公表した(河合, 2001)。

3. ソリューション・ビジネス

ところで、2000年前後からプロセス微細化がこれ以上進むと、デザインルール(design rule)を明確に定義することが困難になる可能性が指摘されていた(注3)。ICの高集積化の更なる進展により設計と製造の分離が困難となり、擦り合せ型アーキテクチャと相性が良いとされたIDMに再び有利に働くようになるという予想がなされたのである。これに対して、TSMCは1997年頃から顧客サービスを充実させ、これまでの単純な製造請負から顧客への包括的なソリューション提供のための準備を開始していた。同社は、ICT技術を積極的に活用し、1998年に「バーチャル・ファブ」(コンピュータ上で技術開発から量産工場までをすべてシミュレートできる技術)を構築した(伍, 2006, pp. 156~162)。さらにIP(intellectual property。「設計資産」)を利用したシステムLSIに関して(注4)、設計支援から製造までを総合的に請け負うビジネスモデルを2001年より本格化させ、年々拡充していった。

その主な内容は、第1に、顧客のIC設計を支援するためのIPの整備に着手したことである。また自社製造プロセス対応のIP開発元(IPプロバイダー)の組織化にも乗り出し、品質を顧客に保証する仕組みを整備した(注5)。これには、IP検証を効率化する「CyberShuttle」(比較的 low コスト・短期間で出来るテストウェハ試作サービス)(注6)と「IP Alliance」(世界中の多数のIPプロバイダーとのパートナーシップ)の結成が含まれる。現在では、TSMCは、こうしたパートナー

のカタログとしては業界最大規模のものを有している。

第2に、TSMCのプロセスに対応したEDA (electronic design automation) ツールの拡充とデザインルールの標準化である。このため Synopsys, Cadence, Mentor Graphics 等の大手 EDA ツールベンダーとパートナーシップを構築した。なお、EDA ツールとは、集積回路や電子機器など電気系の設計作業の自動化を支援するためのソフトウェアであり、IC 設計作業は各種の EDA を活用して行われる。また、TSMC は、EDA ツールに組み込む回路情報を記述するときを守るべきデザインルールの標準化のために、各配線層やデバイス構造の標準仕様を準備し公開している。これにより設計効率が向上し、また設計したチップが狙い通りの性能を発揮することが保証されやすくなる (注7)。

第3に、「eFoundry」の導入である。これは、顧客がウェブベースの製造追跡システムにより、リアルタイムで製造作業の進捗状況をチェックし、設計と製造との不一致を管理できるようにしたものである。また eFoundry の一部としてウェブベースの設計共同作業ツールが導入され、顧客側の IC 設計者とファウンドリ側の技術者の間で会話型オンライン・サービスにより詳細な技術的詰めが実行できるようになった。離れた場所からでも関係する技術者が同一のデータベースを見ながら頻繁にコミュニケーションできるため、打ち合わせ時間の大幅短縮と人為的なレイアウト・ミスの減少が実現されることとなった。

第4に、別会社が請け負う後工程 (パッケージ, テスト) までインターネットで管理できるサービスを導入した。以前は、顧客は TSMC に前工程 (ウェハプロセス) を発注するとともに、後工程専門企業へも発注し、自らスケジュール管理をする必要があった。このサービスにより、TSMC が顧客と後工程専門企業を仲介し、顧客は TSMC のサーバーを通して各種サービスを一括して受けられるようになった (以上のソリューションの記述は、主に、長広, 2001 ; Wolf, 2001 ; Kazemkhani, 2001 ; Chang, 2001 ; TSMC ウェブサイトや「公司年報」を参考にした)。

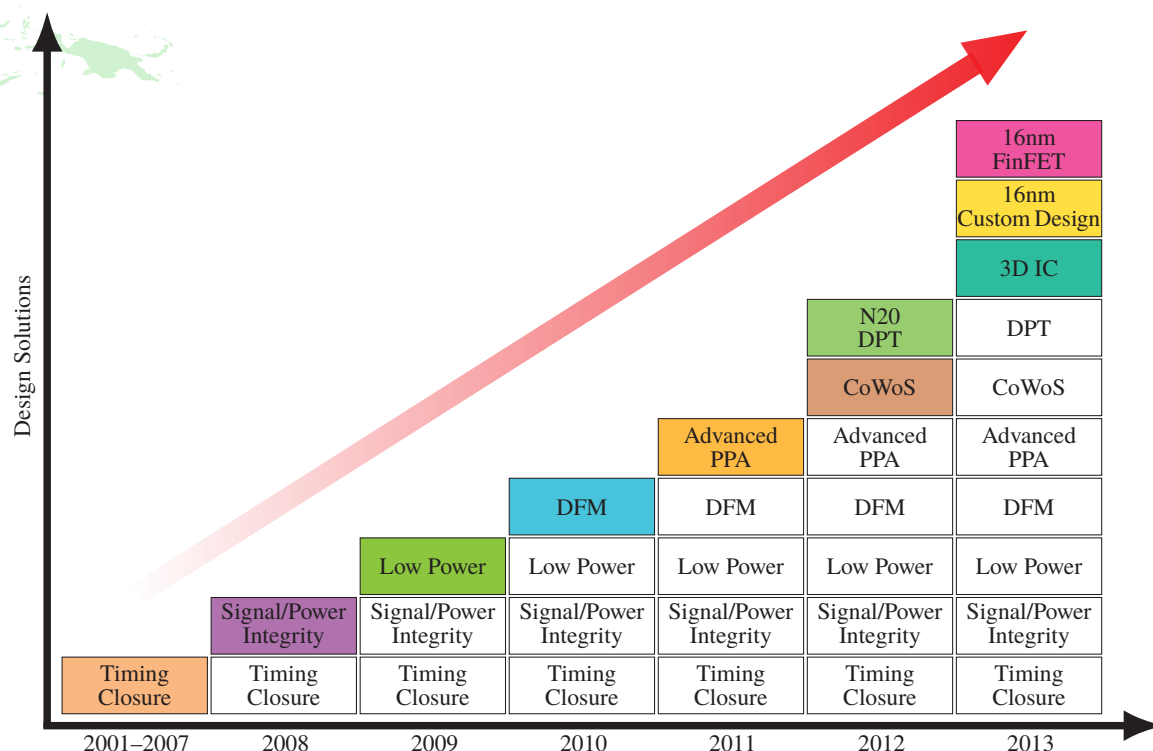
実は、ファウンドリ・ビジネスは、高価だが設計・製造サービスが手厚い「ターンキー (丸投げ)」と、サポートはシンプルだが安価な「COT (customer-owned tooling)」とに二極化しており、前者は IBM のような IDM が、後者は TSMC のような専門ファウンドリが提供していた。ターンキー・サービスは、先進的 IDM ならではの広範な技術力 (プロセス技術だけでなく、製品のアーキテクチャ開発から回路レイアウトまでの設計開発力、ソフトウェア技術など) と前工程・後工程をカバーするサポート力により、顧客が目標とする製品性能とコストをスケジュール通りに達成できるよう支援する (木村, 2003b)。TSMC 等によるファウンドリ・ビジネスの成長を見て、2000 年代に入ると IBM や富士通、東芝、Samsung などの一部の大手 IDM がファウンドリ市場に注目し始めたのである。加えて、0.13 μm プロセス以降の世代になると、「動くチップができない」「歩留まりが上がらない」といった問題が頻発し、同じファウンドリ・ビジネスでも COT よりターンキーの方が有利になるのではないかとの見方もあった。例えば、2003 年に低消費電力のプロセッサを手がける米 Transmeta Corp. が 90 nm (「nm」はナノメートル。10 億分の 1 メートル) の製造パートナーに TSMC ではなく富士通を選んだのも、その前世代の 0.13 μm 製品で TSMC に製造委託したものの歩留まりが上がらず製品の出荷が大幅に遅れたという苦い経験があったためである (木村, 2003a)。

これに対して、TSMCは、上述のようなバリューチェーン上の他の専門企業との連携強化、および自社の設計エンジニアを使った質の高い設計支援の拡充で対応する構えをとった。加えて、IC設計サービス提供を専門とする創意電子（GUC）の子会社化（2003年）、および国内外の同様の設計サービス企業とのパートナーシップを通して「DCA（design center alliance）」を構築した。これらの企業は、顧客にIC設計請負やIP開発等のサービスを提供する他、TSMCとの取引の窓口ともなる。以上を要約すると、他の専門企業との連携強化を通じてターンキーへ近づく戦略といえよう。

TSMCは設計支援の一環として、「PDK（process design kit）」と「リファレンスフロー（reference flow）」を提供している。PDKとは特定の半導体プロセス（例えば28nmロジック・プロセスのような）を想定したIC設計に必要な情報ファイル群をまとめたもので、通常はファウンドリが顧客（ファブレス等）に提供する。PDKの主なコンポーネントには、標準的なIPライブラリ、デザインルール、トランジスタのシミュレーションモデル、レイアウト設計情報等が含まれる。このうち、デザインルールとは、設計時に守るべき基本規則で、例えば、ウェハ上に形成させる各種パターンの寸法や、パターン同士の隣接関係や間隔に対する制約などである。端的に言えば、素子や配線の最小寸法のこと、その時点のプロセス技術で何が出来るかを示したものと言える。TSMCの製造ラインで製造するためには、当然、設計段階で同社のデザインルールに従う必要がある。これらの情報は、EDAツールに組み込んで使用する^(注8)。

次にリファレンスフローとは、ICチップの設計手順や各種EDAツールの適用方法を具体的に示した資料であり、これに従えば設計作業が大過なく進むとされる。カスタム／セミカスタムIC製造の事業を手がける半導体メーカーは顧客へこうした参考資料を示しているところが多いのだが、TSMCは2001年に初めてリファレンスフローを発表して以来、年々その拡充に努めてきた（図1）。製造プロセス微細化に伴い生じてくる様々な課題、例えば、信号波形・電源系の安定性、低消費電力、DFM（design for manufacturability、製造容易性設計）^(注9)等々への対策も盛り込み、SoC設計手法として業界標準化する趨勢である。リファレンスフローではチップ設計の各段階で使える市販のEDAツールの一覧が示されており、そこに載ればツールの売上げが約束されるため、EDAベンダーはTSMCのフローに合わせてツールを整備する。この背景には、TSMCの市場シェアが増加するにつれ、その製造プロセスが次第に業界標準化していき、同社互換のプロセスを持つIDMも少なくないことがある。また、業界トップのTSMCは最先端プロセス技術のデザインルールとデバイス特性についての知識を他の半導体メーカーに先駆けて有するようになるので、EDAベンダーにとっても自社ツールの改良・検証のため同社との協力は不可欠となる。近年では、EDAツールのデータ形式をTSMCが規定し、それをEDAベンダーに採用するように呼び掛けている。またEDAツールの本体ともいえる処理エンジンもTSMC製に置き換えようとする動きもある。この他、リファレンスフローで使う回路ライブラリについても、従来はサードパーティ製品が基本でTSMC独自開発のものは社内向けであったが、最近は独自開発のライブラリの整備が優先される傾向にある。これは設計精度の確保やツールのサポートコスト低減のためと説明されているが、設計基盤の整備でもTSMCの影響力が非常に高まっていることが窺われる（小島，2004；大石他，2010a）。

図1 TSMCのリファレンスフローの拡充



(注) 術語の意味：Timing Closure（タイミング収束）＝タイミング制約（クロック周波数や入出力等のタイミングがマッチするような設計要求）を満たすための処理（論理合成、配置配線など）を行うこと。／Signal Integrity（信号品質）＝部品から部品へ信号を正しく伝送することを保証。／Power Integrity（電源の品質）＝プリント基板の電源層や電源ラインにおける電源電圧の安定性。／Low Power＝低消費電力。／DFM（design for manufacturability, 製造容易性設計）＝製造時の特性や寸法のバラつきを正確に予測しながらLSIを設計することで、生産歩留まりやLSIの性能を向上させること。／PPA（performance-power-area）＝性能（performance）と消費電力（power）とチップ面積（area）の間のトレードオフを最適化する仕組み。／DPT（double patterning technology, ダブル・パターニング）＝回路レイアウトを2つ（またはそれ以上）のマスクに分割して露光を行い、レイアウト・ピッチの密度を減少させ、既存の光近接効果補正（OPC）で解像可能にする技術。／CoWoS（chip-on-wafer-on-substrate）＝シリコン貫通電極（TSV）ベースのシリコン・インターポーザ上に論理チップやメモリ・チップなどを並べて配置する2.5次元（2次元と3次元の中間的なもの、の意）LSI技術。／FinFET（fin-shaped field effect transistor）＝現在の平面型（プレーナ型）トランジスタを拡張し、立体的な構造に改めて、高速動作性能と省電力性能を高めた新しいトランジスタ構造。／3D IC（three dimensional integrated circuit, 3次元IC）＝複数のICチップを垂直に積層し上下のデバイス間をシリコン貫通電極（TSV）で接続することで、従来のデバイスとは異なる機能と性能を実現できる画期的なデバイス製造法（以上、各種資料より）。

(出所) TSMC ウェブサイト (<http://www.tsmc.com/>) より引用 (2016年5月19日閲覧)。

4. パートナーシップの拡大・深化

TSMCは、このように設計支援サービスの提供に伴いIPプロバイダー、EDAツールベンダー、設計サービス企業とのパートナーシップを強化してきたが、製造の後工程（パッケージ、テスト）分野へもサービスを拡大している。上述のように、TSMCは顧客と後工程専門企業を仲介するサービスも開始したが、これは包括的なバックエンド・サービスへと発展していった。即ち、前工程（ウェハプロセス）に加え、バンピング、ウェハソート、パッケージ、テスト、そして完

成した IC の配送までを一括して請け負うものである。このため後工程専門企業との連携を強めている。例えば、台湾の後工程専門受託企業である ASE（日月光半導体）は、当該分野で世界最大手であり TSMC と密接に連携している。同社は、TSMC が先端プロセス技術の量産体制を整えた段階で、対応する後工程の準備を終えていなければならない。そこで同社は TSMC 内に後工程の製造装置を設置するとともに、数十名の技術者を派遣し共同で対応している（大石他，2010b）。さらに、近年では、TSMC は基本的に前工程専門だが、自前のパッケージ工場をも擁し、Wafer Bumping^(注 10) や CoWoS (chip-on-wafer-on-substrate)^(注 11)，WLCSP (wafer level chip scale package)^(注 12) のような前工程と密接に関係するパッケージ（ウェハからチップを切り出す前の段階での）を扱う。そのため、後工程専門企業と業務が競合する部分が出てきたが、基本的には、TSMC のパッケージは前工程と関係の深いもので技術的にハイレベルなものに限られ、ASE はこうした領域には深入りせず従来型の技術も含めより広範なサービスを提供する。テストも TSMC はウェハレベルのみであるのに対して、ASE はウェハレベルとファイナルテストの両方を扱う。

次に、顧客獲得のためには、積極的な設備投資と製造装置メーカーとの密接な協力も必要である。これには幾つかの側面がある。まず、TSMC の生産ライン構築の基本的ポリシーは最先端プロセスを実現する最新装置を大量に揃えることである。これが半導体技術の潮流の変化とマッチし、後発企業であった同社の競争力の向上に寄与した。即ち、かつては半導体製造技術が主に半導体メーカー側で開発され、装置メーカーが半導体メーカーの指揮下にあるという形態だったが、その後製造装置メーカーが独立し、製造技術が体化された装置一式を購入すれば一定レベルの半導体製造ラインが出来るという状況になった^(注 13)。さらに 1990 年代初頭から、米国の「セマテック (SEMATECH)」^(注 14) によって各工程を担う装置間のインターフェイスが標準化されオープン化された。その結果、工程のモジュール化（複数の工程の統合）が進み、（かつては半導体メーカーが担っていた）調整ノウハウが装置に組み込まれ市場取引されやすくなったのである（西村，1998；立本・藤本・富田，2009）。

装置メーカーにとっても、ファウンドリが販売先として比重を増したことに加え、技術開発面でもファウンドリとの協力が不可欠となった事情がある。即ち、オープン化のためには、複数の装置メーカーが同じ半導体生産ラインを使い、装置相互の擦り合わせや試運転をする必要があるが、この役割において IDM からファウンドリへ比重が移っていった（西村，2014a）。TSMC のような大手ファウンドリは、その稼働率の高さと減価償却の速さを武器にこうした生産性と信頼性に勝る新式製造装置を高価格を厭わず積極的に導入した。また先端プロセスのためのレシピ開発に高価な先端装置をタイムリーに購入出来ることで高い工程開発力を発揮することに繋がったのである。

さらに、先端技術の開発では装置メーカーとの協力が必須である。例えば、2000 年代以降普及した「局所クリーン化技術」^(注 15) の採用では TSMC は先駆的メーカーの 1 つで、導入の前例がなかったため装置メーカーとの密接な協力が行われた。少し昔の例だと、業界で広く普及している「液浸露光技術 (immersion lithography)」^(注 16) は、TSMC の林本堅 (Burn Lin) 副総経理の研究に依るところが大きく、TSMC が露光装置メーカーの開発を助けたという。最近の例では、

ASML（エーエスエムエル。オランダに本部を置く半導体製造用露光装置のリーディング・カンパニー）との協力による「極端紫外線リソグラフィ（EUV：extreme ultraviolet lithography）」露光技術の開発がある（TSMC 以外に、Intel、Samsung もパートナーシップに参加している）。

最後に、TSMC を始めとするファウンドリは、技術開発において装置メーカーだけでなく国内外の顧客（ファブレス、IDM）との協力もある。特にテクノロジー・ドライバー（次世代の半導体市場・技術をリードするような最先端の製品）を有する先進的な顧客との協力は重要で、アプリケーションごとに2~3社のパートナーを選定し、共同で技術開発を進めていく。パートナーの何社かはファウンドリ内にオフィスを置き、密接なコミュニケーションを保持している（注17）。とりわけ Xilinx や Altera のような最先端技術を逸早く導入する顧客と協業することは大きな意味を持つ。技術開発と量産立ち上げを早期に始められるためである。元々、TSMC は、顧客との関係は1回きりのビジネスではなく、長期的なパートナーシップを志向している。同社は、顧客との「共同成長モデル」により、ATI、NVIDIA、Marvell、Broadcom、Silicon Labs などのファブレスを支援し後に大企業に成長する上で貢献した。同時に、自らもこれら顧客との連携で、オーダーを確保し研究開発能力を強化してきたのである（朝元，2014，pp. 31~32；伍，2006，pp. 184~188）（注18）。とりわけ近年、微細化が進むにつれ、先端プロセスの研究開発と設備投資には膨大な費用が必要となり、同時に、それを使いこなせる顧客や応用製品に限られてくる傾向がある。そのため、大手の先進的顧客を引き付け事前にビジネス・コミットメントを得ておくことが不可欠となっている。逆にファブレス側から見ても、最先端の生産ラインは市況によってはライバルと奪い合う状況となることが考えられ、TSMC のような主要ファウンドリとのパートナーシップは死活的に重要である。

また、近年、IDM が製造の一部もしくは大部分をアウトソーシングする戦略に転じたため（これを「ファブライト」と呼ぶ）、TSMC の売上高の一定比率を占めるに至っている（例えば、2010年第4四半期でIDMは22%。2013年12月6日付のTSMC会社紹介資料より）。TSMC のプレゼンスの増大を背景に、Intel やルネサスのような大手IDMとの技術的アライアンスの事例も出てきている。即ち、Intel は2009年にモバイル機器用の小型・省電力CPU「ATOM」の製造に関するTSMCとのアライアンスを発表した。これによりTSMCはIntelから製造技術をライセンス供与され、他方IntelはPC以外の分野での市場開拓を進めることが出来る。また、ルネサスは2012年に高性能マイコンをTSMCと共同開発し同社に一部生産委託することを明らかにした。これによりTSMCは40nm世代のフラッシュ混載マイコン向け製造技術を獲得できる。他方ルネサスは、経営再建中で資金力が乏しい中で最新鋭設備への投資コストを抑制でき、同時に同社のフラッシュ混載技術がTSMCの顧客によって広く利用されればライセンス収入獲得が期待できる（田村，2013；木村，2012）。このようにTSMCが巨大化し、先端プロセスを使った半導体製造で寡占的な地位を占めるようになる中で、顧客側も虎の子の技術をあえてファウンドリに供与し連携を強化するような大胆な戦略が要求されてくる。

TSMC は、パートナーのEDAバンダーやIPプロバイダー、設計サービス企業を束ねるものとして2008年より「OIP（open innovation platform）」を創設していたが、その後、その進化版として「Grand Alliance」を打ち出した。これは、OIPのパートナーに加え、製造装置メーカー、材料

メーカー、さらに主要顧客までを含めたアライアンスであり、いわば先端プロセスのチップ開発向けの運命共同体的なものである。TSMC の影響力がこれまで以上に大きくなった証であり、また先端プロセス開発のための技術的・資金的ハードルがかつてないほどに高まったことを反映している。ちなみに、2012年、このアライアンスを通じた TSMC と主要顧客の研究開発費の合計は 135 億 6,400 万米ドルに上り、Intel の 101 億 4,800 万米ドル、Samsung の 102 億 3,800 万米ドルを凌駕した（TSMC の HP および、2013 年 12 月 6 日付の同社紹介資料より）。アライアンスによって、単独企業で負担できる限界を超える戦略である。

5. ファウンドリ・ビジネスの発展史

以上では、主に TSMC の事例を念頭に置いてファウンドリ・ビジネスの発展経緯を見てきたが、ここでは、専業ファウンドリ・ビジネスモデルが、その発展過程で何度か「限界」や「困難」を指摘されながらも、それを乗り越え成長してきた過程を時系列的な観点から分析する。

先ず、専業ファウンドリというビジネスモデルが必要とされた理由を確認したい。即ち、顧客（主にファブレス）からみると IDM による副業的ファウンドリには以下のような問題点があり、これを裏返したものが専業ファウンドリの存在意義である。

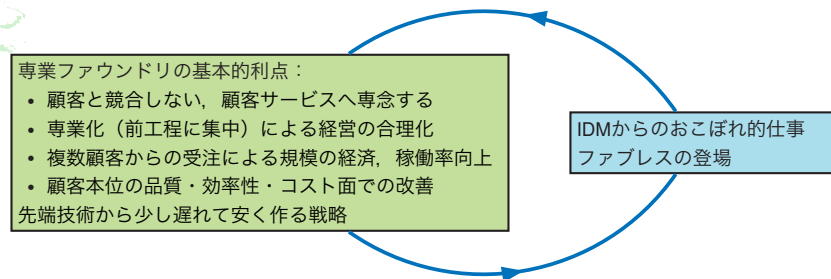
- 自社製品を持つ IDM による副業ファウンドリの場合、ファブレスとは製品市場で競合することもあり、設計・アイデアが盗まれるリスクがある。
- 同様に、IDM は、繁忙期には外部からのオーダーを後回しにする傾向がある。
- また IDM は、最先端技術の使用を社内向けに優先し、社外顧客へのサービスは中途半端になる傾向がある。
- IDM は、IP や EDA 環境等の整備においてサードパーティとの関係が相対的に弱い。

次に、専業ファウンドリ（以下、単に「ファウンドリ」と記す）が IDM よりも経営上有利となり得るのは以下のような理由からである。

- 元々、設計と製造ではコスト構造も仕事の内容も異質であり、其々に適した人材も違ってくるため、技術的に可能なら分業・別会社化の方が経営合理化ができる。
- 多数顧客からの受注で生産規模が拡大し、規模の経済効果によりチップ単価が下がる。
- 多数顧客からの多様な製品の受注により好不況の波の平坦化を実現できる。これにより生産ラインの稼働率を上げ、設備投資の減価償却を促進できる。
- 自社製品を持たず顧客と製品市場で競合しないので、プロセス公開やコスト明示を行える。また、コスト削減や歩留まり向上のような生産技術面の改善に専念して安定したサービスの提供が可能となる。

1980 年代後半から 1990 年代半ば頃までのファウンドリ・ビジネスの初期には、こうした基本的な利点を活かした比較的単純なサービスの提供で成長できたとみられる。TSMC の事例で見たように、当初は顧客ファブレスからの受注が少なく、IDM からおこぼれの仕事で凌いだが、や

図2 ファウンドリ・ビジネスの初期モデル（1987～90年代半ば）



（出所）筆者作成。

がてファウンドリとファブレスが二人三脚で発展していった（図2）。

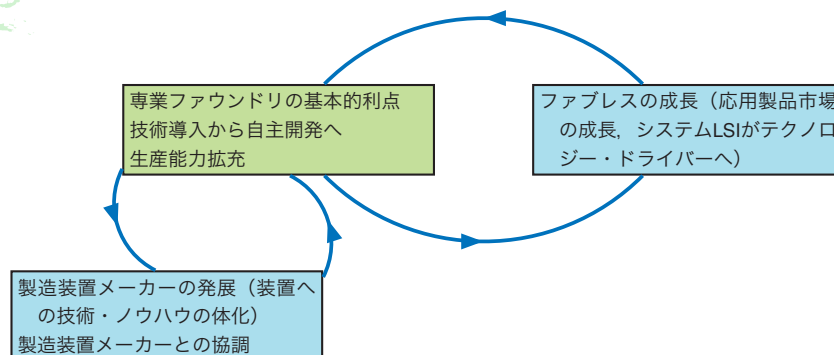
ファウンドリは、初期には、既存 IDM と比べて技術力でも生産能力でも特別の優位性はなく、低コストと専門の利点を活かして成長していった。この頃、台湾ファウンドリは製造技術的には先進国 IDM に比べ一段低く見られていた。これは日米欧の先進的 IDM が開発したプロセス技術が製造装置に体化され、ファウンドリは自前の研究開発をあまりせず、一定のタイムラグの後その装置を購入し最先端より少し遅れたデバイスを安価に製造する戦略をとっていたためである。実際、1990年代末時点の資料によると、専門ファウンドリが技術力で IDM を追い越すことが出来ない理由として、ある IDM は以下のような主張をしていたという（西村，1998）。

- 製造技術はテクノロジー・ドライバーとなる製品（従来は DRAM）を自社開発し自社生産することで進歩する。ファウンドリは装置メーカーが提供する技術レベル以上のことは出来ず、最先端技術を要する製品は作れない。
- ファウンドリは原理的にコスト競争ビジネスで、研究開発に投資し難い。従って、次世代、次々世代に事業を継承し発展させていくことが出来難い。
- 顧客ファブレスはファウンドリの製造技術で作れる製品しか提供できず、それは一般的にあまり付加価値の高くない製品である。最先端の製造技術で作る製品を逸早く出荷して先行者利益を確保することこそが半導体ビジネスの核心である。

ところが実際は、ファウンドリも自主技術開発に転じ、1990年代末から2000年代初頭頃にはプロセス技術でも世界の先進グループにほぼ伍するようになる（図3）。その背景として、以下のような環境の変化があった（西村，1998；立本・藤本・富田，2009）。

- 1990年代以降、プロセス技術の製造装置への埋め込み、および製造装置の大モジュール化（複数装置の統合化による工程間調整作業の軽減）が進み、最先端の製造装置を買い揃えれば、最先端の微細加工、高い歩留まりと生産性が実現し易くなった。
- 最先端装置の価格は一般に高くなる。ところが多数顧客から受注し装置稼働率を上げ、設備投資を極力速やかに回収するのがファウンドリ・ビジネスモデルの基本的な要素である。そのため装置価格が高騰すればするほど、投資回収速度に差が付き、ファウンドリの方が

図3 ファウンドリ・ビジネスの発展：技術力・生産能力の発展（1990年代後半頃から）



（出所）筆者作成。

次世代の装置に積極的に投資でき、IDMより製造技術面で優位になる可能性が出てきた。

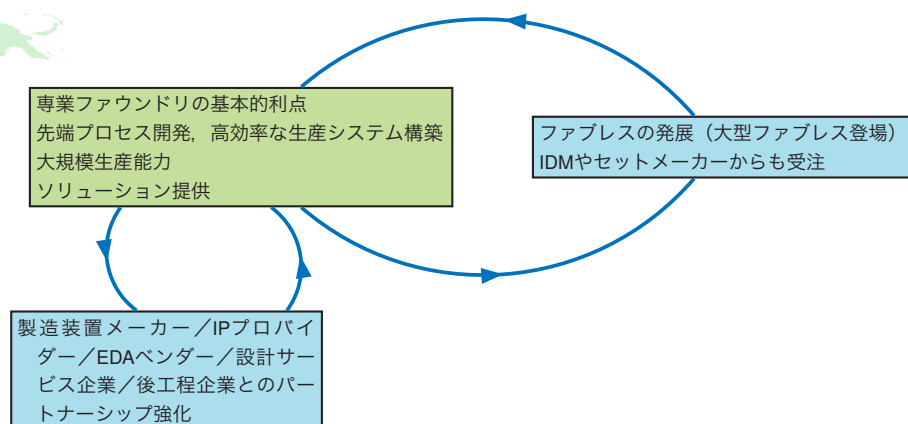
- 今や、テクノロジー・ドライバーはDRAMだけではなく、マイクロプロセッサ、DSP（digital signal processor）、FPGA（field-programmable gate array）といった非メモリ製品が積極的に最先端製造技術を使うようになった。むしろ（TSMCやUMCが主戦場とする）システムLSI（SoC）こそ、最先端の微細加工技術を採用して集積度を高めるニーズがあるとも言える。このころシステムLSIの応用製品として、PC・周辺機器産業が成長し、さらにそれに続いて、デジタル家電や携帯・モバイル機器の市場が立ち上がってきた。

無論こうした追い風を実際の優位性に転化するには、顧客を開拓し稼働率を上げるための努力（そして、そのためのサービス向上努力）、高騰する製造装置を買い続けるための資金力、（装置そのものに多くの技術や調整ノウハウが体化されるようになったとは言え）先端プロセス開発と高効率な生産システム構築のための独自の努力が不可欠なのであり、後発メーカーの中でも、この課題を満たしたもののみが成長していくことになる。ファウンドリの成長に伴い、これまで大手IDMを研究開発の主なパートナーとしていた装置・材料メーカーも、やがてファウンドリとの連携を強化するようになっていく。

なお、台湾を含めたアジア諸国は、投資優遇政策（法人税率、減価償却制度、設備投資に係る税額控除）によりトータル・ビジネスコストを下げる制度設計を実施している。これが最先端の技術・設備導入へのインセンティブとなり、後発の台湾メーカーが巨額の設備投資を敢行できた理由の1つであるとの指摘もある^{（注19）}。こうした巨額の設備投資の実施は、生産能力拡充による顧客への安定的生産サービスの提供と市場シェア獲得のためにも不可欠であった。

その後、2000年代に入ると12インチウェハ対応の大規模量産工場の建設が進められた。また、2000年前後からプロセス微細化がこれ以上進むと、デザインルールを明確に定義することが困難になる可能性が指摘された。ICの高集積化の更なる進展により設計と製造の分離が困難となり、ファウンドリ・ビジネスの限界が囁かれるようになったのである。これに対して、TSMCは、上述のように設計支援サービス拡充（ソリューション提供）により対応した（図4）。複雑化する設

図4 ファウンドリ・ビジネスの成熟: ソリューション・ビジネスへ (2000年代以降)



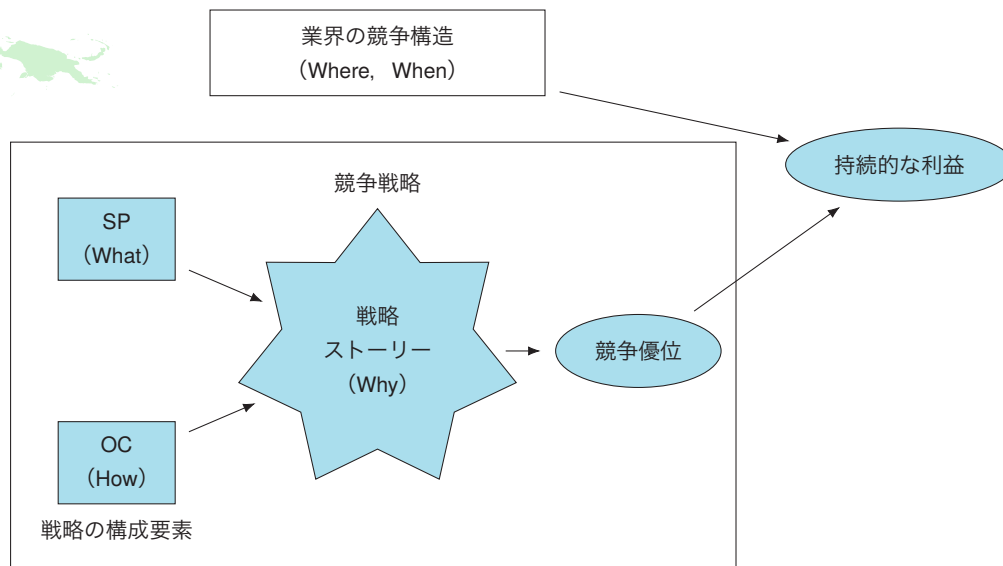
(出所) 筆者作成。

計環境の中でも顧客が容易に作業を進められるようにし、同時に顧客の Time-to-Market を短縮し、結果として TSMC への発注を増やし顧客を繋ぎとめるような仕組みを構築していったのである。このようなサービスの充実は、ある面では、顧客に先端プロセスの採用を促し、高利潤を獲得すると同時に、高額の設定投資の回収を加速するための方策でもあった。類似の取り組みは、その後ファウンドリ業界全般に普及することとなるが、TSMC はこれを先導しかつ最も包括的に実施することで自社の優位性を堅固なものとしていったのである。

これに対して、従来ファウンドリが高利益率を維持できたのは製造に特化していたためであり、自社で設計支援などを強化すれば高利益率を維持し難くなるという指摘もなされたが (木村, 2003a), TSMC については 2000 年代以降も概ね 30 % 台の高い純利益率を保っている。また、その後も時折、微細化の進展に伴いファウンドリの「限界」といったことが囁かれたが、設計・製造の各工程間の擦り合わせニーズに関しては、最近に至るまで基本的にこうしたソリューションの拡充で対処出来てきたといえる。この中で、TSMC は IP プロバイダー、EDA ツールベンダー、回路ライブラリ・ベンダー、設計サービス企業、さらには後工程専門企業とのパートナーシップを強化し、製造のみならず設計基盤の構築においても影響力を増大していったのは上述の通りである。

さらに、顧客の内容も変化していった。即ち、ファウンドリはこれまでファブレスと二人三脚で発展してきたのだが、ファブレスの中には Qualcomm や Broadcom, NVIDIA, MediaTek のように売上高において大手 IDM と肩を並べるところまで成長したものが登場している。加えて、ファウンドリの技術力・生産能力の増強の結果、IDM やセットメーカーからの受注も売上の一定割合を占めるようになってきている。この結果、近年の半導体業界では、ファブレスとファウンドリの存在感がなくなって大きくなくなっている (注 20)。なお、言うまでもなく、ファブレスとファウンドリの二人三脚は、国内に閉ざされた関係ではなく、海外との連携も含んだものであった。即ち、台湾のファウンドリ企業からみた顧客の分布をみると、1991~99 年のデータでは台湾国内は相対的に比重が高く (30~40 % 台で推移)、2000 年以降は比重を下げていく (20 % 台かそれ以下へ。2010 年時点では 18.2 %)。逆に、北米の比重は、徐々に増加している (1991~2001 年は概ね

図5 戦略ストーリーの位置付け



(注) SP (strategic positioning) は戦略的ポジショニング, OC (organizational capability) は組織能力。
 (出所) 楠木 (2010) p. 234 の図3・10 を引用。

40～50 %台, 2002～10 年は 60 %台) (IEK, 各年版)。他方, 台湾ファブレス企業からみたウェハプロセスの委託先としては, 実は, 1990 年代初頭時点では台湾国内ファウンドリ企業は比較的比重が低く (1991 年で 33.0 %, 1992 年で 48.2 %), 海外の比重が高かった (日本への委託の比率が, 1991 年で 56.0 %, 1992 年で 43.5 %)。その後, 国内への委託の比重が急上昇した (1993 年で 72.8 %, 1997 年で 81.6 %) (IEK, 1998 年版, 第 8 章, p. 10)。

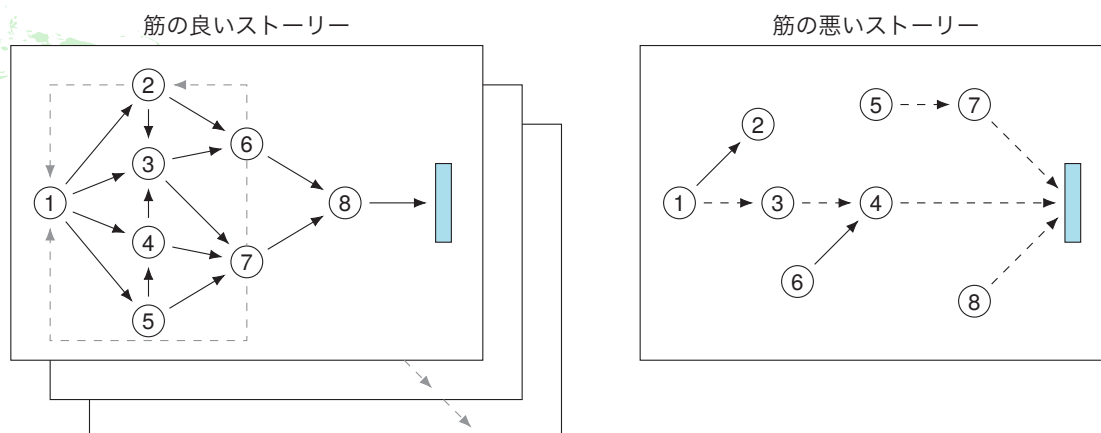
6. まとめ：台湾ファウンドリの競争戦略ストーリー

企業の競争戦略を分析する枠組みには様々あるが, 戦略の構成要素がどのように関わりどのように競争優位に繋がっているかを体系的に整理するために, ここでは, 楠木 (2010) が提唱する「ストーリーとして」競争戦略を描き出す手法を採用し, これまでの議論を整理しまとめとする。同書は, 戦略ストーリーを図5のように位置づける。

そして, 「戦略ストーリーの5C」として, ①競争優位 (competitive advantage) = 利益創出の最終的な論理, ②コンセプト (concept) = 本質的な顧客価値の定義, ③構成要素 (components) = 競合他社との「違い」(戦略的ポジショニング, 組織能力), ④クリティカル・コア (critical core) = 独自性と一貫性の源泉となる中核的な構成要素, ⑤一貫性 (consistency) = 構成要素をつなぐ因果論理, 以上をあげる (楠木, 2010, p. 173)。

さらに, ストーリーの「筋の良さ」を測る基準として, ストーリーの①強さ (robustness) = 2 つの構成要素間の繋がりの論理的蓋然性の高さ, ②太さ (scope) = 構成要素間の繋がりの数の多さ, ③長さ (expandability) = 時間軸でのストーリーの拡張性・発展性の高さ, の3つをあげる。つまり, 強くて太くて長い話が「良いストーリー」とされる (楠木, 2010, 第3章)。図6は, こ

図6 戦略ストーリーの「筋の良さ」



(出所) 楠木 (2010) p. 197 の図3・10 を引用。

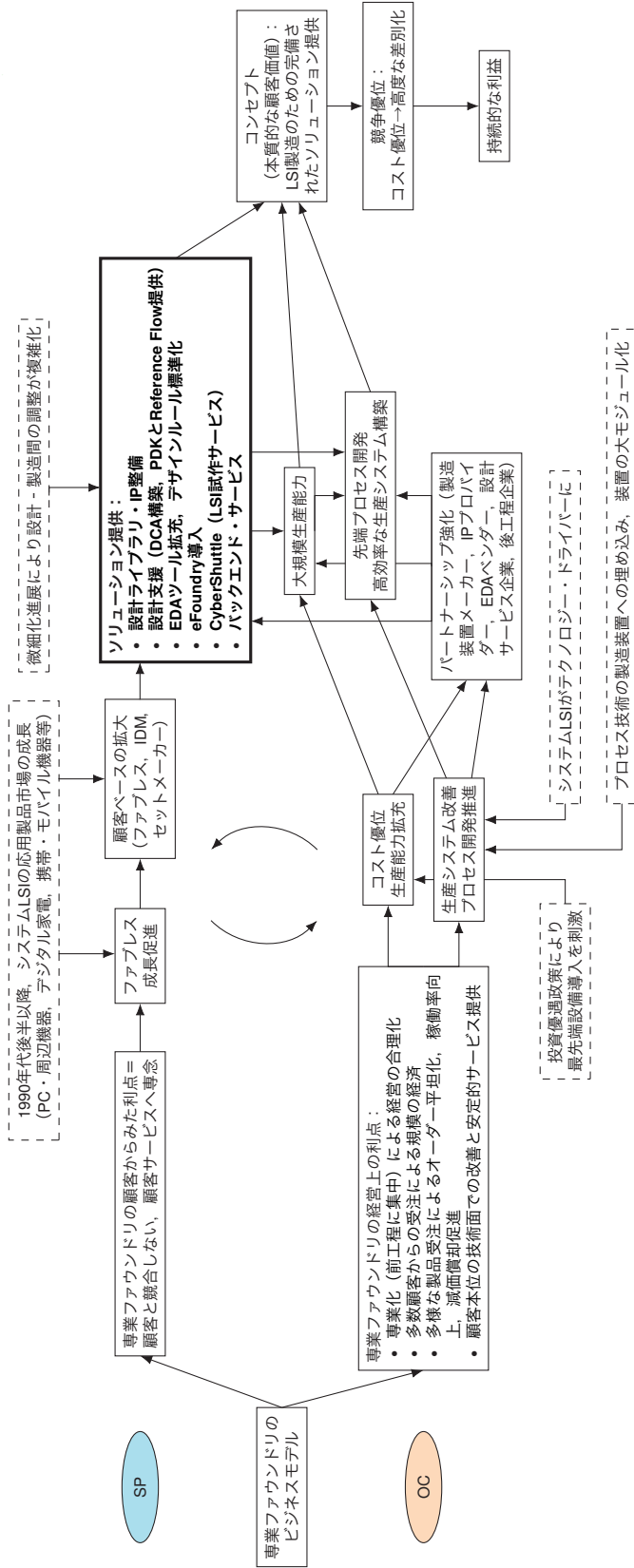
れをサッカーのパス回しに譬え、そのイメージを示したものである。

以上の枠組みを応用し、台湾ファウンドリの戦略ストーリーを図示したのが図7である。詳細は前節までで説明しているのので、以下では要点だけ解説する。なお、図の上側は、製品・市場・顧客について、競合（この場合は、主に先進国 IDM）と違うところに自社を位置づけることに主に関連する（即ち、ポジショニングの問題）。他方、下側の要素は、競合と違った経営資源を持つことに主に関連する（即ち、組織能力の問題）。そのため、図では上半分に「SP (strategic positioning)」, 下半分に「OC (organizational capability)」と記してあるが、あくまでも大まかなものである。また、破線四角は個別企業にとっては所与の条件もしくは環境要因であることを意味している（その位置取りは、単純に作図上配置しやすいようにしている）。

台湾企業の戦略ストーリーの大本は「専門ファウンドリのビジネスモデル」の採用である。先ず図の上側からみると、ここから「専門ファウンドリの顧客から見た利点＝顧客と競合しない、顧客サービスへ専念」が生じる。その後、「ファブレス成長促進」、そして「顧客ベースの拡大（ファブレス、IDM、セットメーカー）」へとパスが伸びる。これを助長した環境要因として、「1990年代後半以降、システム LSI の応用製品市場の成長（PC・周辺機器、デジタル家電、携帯・モバイル機器等）」がある。さらに、「微細化進展により設計・製造間の調整が複雑化」という環境要因への対策として「ソリューション提供」（内容は図参照）が開始され、ファウンドリ・ビジネス発展の1つの画期となる。

次に図の下側をみると、起点である「専門ファウンドリのビジネスモデル」から「専門ファウンドリの経営上の利点」（内容は図参照）へ、そして「コスト優位、生産能力拡充」と「生産システム改善、プロセス開発推進」の2つが派生する。前者を助長した環境要因として、台湾政府が「投資優遇政策により最先端設備導入を刺激」したことがある。また後者を促した環境要因として、「システム LSI がテクノロジー・ドライバーに」なったことと「プロセス技術の製造装置への埋め込み、装置の大モジュール化」が進んだということがあった。この2つの要素は、其々、「大規模生産能力」と「先端プロセス開発、高効率な生産システム構築」へと繋がっていく。また、2

図7 台湾ファウンドリの戦略ストーリー



(注) SP (strategic positioning) = ポジショニング, OC (organizational capability) = 組織能力。大まかに、図の上側は主に SP に関係し、下側は主に OC に関係する側面であることを示している。四角 (破線) は個別企業にとっては所与の条件、もしくはは環境要因であることを意味する。矢印は因果関係があることを示す。
 (出所) 筆者作成

つとも「パートナーシップ強化」に伸びるパスを持つ。即ち、生産能力の拡充や技術面での進歩は、製造装置メーカー等のバリューチェーン上の関連するアクターとの協力が不可欠であり、逆に、台湾ファウンドリのプレゼンスが強化されるにつれて、こうした関連アクターにとっても台湾ファウンドリとの連携が一層重要となっていくのである。

さて、上側のパスと下側のパスは、実は、互いに影響し合い強め合っているとみるべきである（間にある双方向の円弧型矢印はこのことを示している）。即ち、ファブレスの成長を含む顧客ベースの拡大があればこそ、生産能力の拡充や技術面での進歩が刺激されるのであり、逆にこれがあるために顧客をより良くサポートし、そして顧客を増やしていくことが出来るのである。さらに、2000年前後から「微細化進展により設計・製造間の調整が複雑化」したという環境要因に対応して「ソリューション提供」を打ち出し、これにより専門ファウンドリの顧客価値を強化し顧客を繋ぎ留める。同時に、顧客に先端プロセスの採用を促し、高利潤を獲得するとともに、高額な設備投資の回収を加速することが出来る。このように、「大規模生産能力」と「先端プロセス開発、高効率な生産システム構築」に繋がる、もしくはそれらとセットになっているという意味で矢印が伸びている。また、この段階の「大規模生産能力」の構築は、事実上、先端的製造装置の導入による高度に自動化された大規模工場の建設を意味しており、「先端プロセス開発、高効率な生産システム構築」の土台の1つとなっているため矢印が伸びている。なお、これら2つに「ソリューション提供」を加えた3つの要素は、（製造装置メーカーやIPプロバイダー等々の関連アクターとの）「パートナーシップ強化」に大なり小なり支えられていると考えられるため、図では矢印で繋がっている。

さらにこれら3つの要素は、「コンセプト（本質的な顧客価値）：LSI製造のための完備されたソリューション提供」に集約される。ここから伸びる「競争優位」の内容は、当初は（専門の利点を別にすれば）主に低コストにあったが、その後、他の魅力を加えてきたことはこれまでの議論の通りであり、そこで、「コスト優位→高度な差別化」と記している。こうした進化があってこそ、「持続的な利益」に帰着するという理解である。

以上に基づき台湾ファウンドリの戦略ストーリーを評価するならば、一般的に図6の「筋の良いストーリー」のイメージに近いことが分かる。クリティカル・コア（中核的な構成要素）としては、先ず「専門ファウンドリのビジネスモデル」を採用したことを別にすれば、「ソリューション提供」がそれに当たると考える（太字で強調）。クリティカル・コアは、他の多くの要素と繋がりを持つことその他、一見して非合理に見えるもののストーリーの中に位置づけるとその重要性が浮き出てくることを特徴としている（楠木, 2010, pp. 295~296）。ファウンドリは、元々「設計と製造の分業」のトレンドに沿ったビジネスモデルであるのに「ソリューション提供」により設計技術分野に手を出すのは一見非合理に見える。しかし、それはあくまでも顧客支援のためであり、自社製品の設計・製造には携わらないという原則を堅持して顧客との連携強化を実現し、ファウンドリ・ビジネスモデルの画期となったのである。

注

- (注1)従来はプラスチック基板上に複数のチップを乗せて配線接続する形をとっていたが、SoCではそれを統合し1チップとして提供する。これは半導体製造技術の進歩により、集積度が極度に向上したため可能となった。ロジックICを核に、マイクロプロセッサ、各種のコントローラ回路やメモリなどを統合したチップが多く、携帯電話やデジタルTVなど特定の用途向けである。システムLSIとほぼ同義だが、厳密には、システムLSIには、SiP(System-in-a-Package)も含まれる。SiPはSoCのように複数の機能をはじめから1枚のチップに作り込むのではなく、別々に作られた複数のチップを配線で繋いで一まとめにパッケージし、見かけ上1つのチップのようにしたものである。
- (注2)例えば、2015年の世界ファウンドリ市場において、TSMCは54.3%と圧倒的なシェアを有し、また、同社を含む台湾企業の合計で、世界シェア70.3%である(IEK, 2016年版, 第6章, p.29など)。
- (注3)微細化とはシリコンウェハ上に細かな回路パターンを作り込む技術で、従来、技術進歩によりICの1チップに載る素子数は18ヵ月ごとに2倍になるといわれていた(「ムーアの法則」と呼ばれる)。微細化の程度は、ICを構成するトランジスタのゲート配線の幅または間隔で図られ、数年ごとに $5\mu\text{m} \rightarrow 0.65\mu\text{m} \rightarrow 0.18\mu\text{m} \rightarrow 0.13\mu\text{m} \rightarrow 90\text{nm} \rightarrow 65\text{nm} \rightarrow 45\text{nm} \rightarrow 32\text{nm} \dots$ とプロセスの世代が進んできている。微細化の進展によってICの集積度と動作速度は向上し消費電力は減少し、要するにICの高性能化(同一性能なら低コスト化と小型化)に繋がる。
- (注4)大規模なICでは、チップ面をいくつもの機能モジュールに分割し、其々独立に設計する。また一度作った機能モジュールはライブラリに登録し何度でも使い回すことで、設計生産性を向上させることができる。IPはこの機能モジュールのことで「セル」とも呼ばれる。IP活用により、システムLSI(SoC)のような大規模で複雑なICの設計・開発も効率的に実施できることとなる。IPの開発・販売を専門とする業者もあり、IPプロバイダーと呼ばれる。
- (注5)ファウンドリでは、その企業の製造ラインで有効性が確認されたIPライブラリを充実させ顧客に公開することが顧客の便宜に適い競争優位の基盤となる(一般公開ではなく、秘密保持契約のもとにパスワードによりインターネット上でアクセスできる)。同時に、顧客が設計時にTSMCのIPライブラリを使用した時点で他のファウンドリに発注できなくなるため、顧客囲い込みの道具としても有効である(伊藤, 2004)。専業ファウンドリのTSMCは、そのライブラリを世界に先駆けて公開したことで、それが1990年代初めまでにデ・ファクト標準になり、同社の急成長に貢献したのだという(吉岡, 2010, p.130)。
- (注6)CyberShuttleはIP検証の効率化手段としても活用できる。即ち、新たに開発されたIPは設計ツールによるシミュレーションは当然行うとしても、シリコンウェハ上での試作こそが機能・性能を確認する最終的な手段である。以前の試作では1枚のウェハで1種類の設計しか検証できなかったが、CyberShuttleでは最大16種類を検証できる。しかも月ごめの規則正しいスケジュールで運営されるため、従来試作ラインの順番待ちに時に数ヵ月を要していたものが数週間にまで短縮された(Kazemkhani, 2001)。
- (注7)ちなみに、日本の大手半導体メーカーは、従来、EDAツールを内製し製品開発を行っていた。これは自社製ツール(非公開)が会社の強みになると考えられていたためだが、実際は、専業EDAベンダーが供給するツールが世界中に普及し、改良と標準化が進むのと同時に、それを使用した数多くのIPが生み出されてきた。自社製ツールに固執していた日本メーカーはEDA技術の急速な進歩に遅れを取り、内製ツールで設計したIPは汎用性を失うだけでなく、外部ソースの優れたIPが利用し難くなることで、開発環境の遅れに直面することとなった。これが、日本半導体メーカーが1990年代以降、ロジック系製品で躍進できなかった一因と言われている(菊池, 2012, pp.218~220)。
- (注8)以上のPDKの説明は、<http://techon.nikkeibp.co.jp/article/WORD/20130115/260353/>(2014年2月23日閲覧)等に依った。
- (注9)DFMは設計部門と製造部門の両方を持つIDMでないとも効果が出にくいと言われてきたが、TSMCは、EDAベンダーやIPプロバイダーとの協力により垂直分業でもDFMが出来る仕組みを構築した。即ち、異なるEDAベンダー間で共通のプロセス情報を読み込めるようデータ変換の仕組みを確立し、またDFMに対応したEDAツールやIPをTSMCが認定する仕組みを盛り込んだ。これによりTSMCが提供したプロセス情報を同社の認定を受けたEDAツールに読み込ませ、設計した回路がきちんと形成されるかを高い精度でシミュレーションすることが可能となった(木村, 2006)。
- (注10)Wafer Bumpingは、チップと実装基板の接続に使用する半田や銅等のバンプをウェハの電極パッド上に形成する方法。
- (注11)CoWoSは、インターポーザー用のシリコンウェハに配線を作り込んだ後、ダイシング(切断)して個片化する前の段階で、ウェハ上の各インターポーザーの領域に複数のベアチップ(パッケージ化されていないシリコンチップ。ダイともいう)をボンディング(接合)し、その後でダイシングするという手法。
- (注12)WLCSPとは、ボンディング・ワイヤーによる内部配線を行わず、半導体の一部が露出したままの、ほぼ最小サ

イズとなる半導体パッケージ。外部端子や封止樹脂といった通常はベアチップへ行なう加工処理をウェハからチップを切り出す前のウェハ段階で済ませる。

- (注13) 詳しくは、1980年代初めまでは、半導体メーカー側が製造装置に具現化される要素技術の開発とその原理となる物理・化学モデルのアイデアを出し製造装置の設計まで担っていたが、それ以降、半導体メーカーと共同で製造装置の評価や研究開発を行うという形で装置メーカーが要素技術の開発に関与し始めた。1990年代に入ると、最先端の製造装置でも装置メーカーがある程度までプロセス条件を最適化し一定水準の処理結果を保証した上で装置を販売するようになった。1990年代半ば頃から、半導体メーカーから装置メーカーへプロセス・エンジニアや装置設計エンジニアの転職が増え（日本半導体メーカーがDRAM事業から撤退しリストラが実施されたため）、それに伴い要素技術の装置メーカーへのシフトが進んだ。2000年代以降、装置メーカーが要素技術を組み合わせてモジュールの形で製造装置を提供する方向に向かったという（吉岡, 2010, pp. 89~93）。
- (注14) SEMATECH (Semiconductor Manufacturing Technology) は、米国半導体工業会や民間半導体メーカー、国防総省などの協力による半導体製造技術の研究開発のためのコンソーシアムである（1987年設立）。その目的は1980年代に凋落しかかった米国半導体産業の競争力回復である。
- (注15) 局所クリーン化技術とは、密閉型カセット（ウェハを密閉した箱に入れ内部で清浄な環境を確保する）とミニエンバイロメント（ウェハ処理をする装置の前面に移載室を設け極度にクリーン化する）および搬送ロボットなどが一体化されたシステムで、クリーンルーム全体を清浄化する従来の方式に比べ低コスト・省エネ化を実現できる。
- (注16) 露光装置の投影レンズとシリコンウェハの間に液体（通常は純水）を挟み込むことによって解像度を高める技術。これにより既存装置に小さな改良を加えることで次世代製品に対応できるようになった。
- (注17) UMCでの聞き取りによる（2007年7月25日実施）。TSMCでも顧客の技術者が同社に駐在したり、TSMC側が技術者チームを派遣したり、といったことが行われているという（TSMCでの面談。2015年1月22日実施）。
- (注18) 加えて、TSMCは、自社の影響下にあるベンチャーキャピタル（Emerging Alliance Fund, Venture Tech Alliance Fund等）を通して、ファブレスや後工程企業に投資し、オーダー確保やアライアンス強化を図っている（伍, 2006, pp. 129~130）。
- (注19) 例えば、立本の試算によると、税制の違いによるキャッシュフロー差（韓国 Samsung 電子、台湾 TSMC）の平均は（2002~06年）、韓国と日本で2,668億円/年、台湾と日本とでは1,327億円/年であった（立本, 2014, p. 210）。ちなみに12インチ（300mm）ウェハ対応工場の建設に必要な資金は30億米ドル程度とされる。
- (注20) 例えば、2013年の世界半導体企業売上高ランキングでは、TSMCはIntelとSamsungに次いで第3位に入っている。第4位にはファブレスのQualcommが入り、ファウンドリとファブレスが、それぞれ3位と4位を占めるに至っている（IC Insights レポート [http://www.icinsights.com/data/articles/documents/615.pdf], 2015年3月15日閲覧）。

参考文献

<日本語>

- 青木修二（1999）『ハイテク・ネットワークー台湾半導体産業はなぜ強いのかー』白桃書房
- 朝元照雄（2014）『台湾の企業戦略ー経済発展の担い手と多国籍企業化への道ー』勁草書房
- 伊藤宗彦（2004）「水平分業化とアライアンス戦略の分析ーファウンドリービジネスにおける製造価値創造ー」『神戸大学経済経営研究所ワーキングペーパー』J59
- Wolf, Kurt（2001）「TSMCのシステムLSI戦略（1）LSI設計基盤の整備に向けライブラリの品質を向上」『日経マイクロデバイス』（2001年10月号），pp. 162~165
- 大石基之（2001）「国内半導体メーカーが見守るSiS対UMC紛争の行方ーファウンドリと顧客間のノウハウが争点ー」『日経エレクトロニクス』（2001年3月26日号），pp. 45~46
- 大石基之，大下淳一，河合基伸，佐伯真也，小島郁太郎（2010a）「微細化はまだ続く 五つの指標で3社を比較」『日経エレクトロニクス』（2010年6月14日号），pp. 38~45
- 大石基之，大下淳一，河合基伸，佐伯真也，小島郁太郎（2010b）「パッケージ組み立て 顧客の多様化で技術重視へ モジュール技術も手中に」『日経エレクトロニクス』2010年6月14日号，pp. 52~57
- Kazemkhani, Payman（2001）「TSMCのシステムLSI戦略（2）IP利用の促進目指し検証効率化と品質向上に取り組む」『日経マイクロデバイス』（2001年11月号），pp. 168~170
- 河合基伸（2001）「標準品はTSMCに任せる 腹をくくったNECートランジスタ特性を共通化へー」『日経

- エレクトロニクス』2001年7月30日号, p. 31
- 菊池正典 (2012) 『半導体工場のすべて—設備・材料・プロセスから復活の処方箋まで—』ダイヤモンド社
- 木村雅秀 (2003a) 「米 Transmeta 向け 90 nm LSI 製造で富士通が TSMC に勝てた理由」『日経マイクロデバイス』2003年12月号, pp. 131~135
- 木村雅秀 (2003b) 「技術ノウハウ生かす IBM TSMC は企業連合で挑む—ターンキーと COT の中間へ—」『日経マイクロデバイス』2003年2月号, pp. 46~55
- 木村雅秀 (2006) 「水平分業でも DFM はできる TSMC が EDA 関連企業と連携— 65 nm 以降での歩留まり改善狙う—」『日経マイクロデバイス』(2006年6月号), p. 86
- 木村雅秀 (2012) 「ルネサスと TSMC が提携 マイコンの生産委託が加速へ— 40 nm 世代のフラッシュ混載技術を共同開発—」『日経エレクトロニクス』(2012年6月11日号), pp. 10~11
- 楠木健 (2010) 『ストーリーとしての競争戦略—優れた戦略の条件—』東洋経済新報社
- 小島郁太郎 (2004) 「TSMC のレファレンス設計フロー— 最新版で SoC 設計の業界標準となるか—パッケージ封止時の解析, 電源解析を強化—」『日経マイクロデバイス』(2004年10月号), pp. 92~94
- 立本博文 (2014) 「半導体産業における投資優遇税制」長内厚・神吉直人編著『台湾エレクトロニクス産業のものづくり』白桃書房
- 立本博文, 藤本隆宏, 富田純一 (2009) 「プロセス産業としての半導体前工程—アーキテクチャ変動のダイナミクス—」藤本隆宏編『日本型プロセス産業—ものづくり経営学による競争力分析—』有斐閣
- 田村博和 (2013) 「半導体産業の構造変化と企業間関係の考察— TSMC の事例研究を中心に—」『アジア太平洋研究科論集 (早稲田大学アジア太平洋研究科)』(25), pp. 49~71
- Chang, Andley (2001) 「TSMC のシステム LSI 戦略 (3) 共同設計作業ツールを実用化— インタート利用で設計時間を短縮—」『日経マイクロデバイス』(2001年12月号), pp. 231~234
- チャン, モリス (TSMC 会長) (2000) 「半導体分野で新ビジネスモデル創る— 受託生産に特化し利益率3割超達成—」『日経ビジネス』(2000年12月4日号), pp. 62~65
- 長広恭明 (2001) 「システム LSI で覇権狙う TSMC— 国内大手とは逆の総合志向と自前主義へ—」『日経マイクロデバイス』(2001年7月号), pp. 131~138
- 西村吉雄 (1998) 「産業構造の水平化が製造装置の低コスト化を加速— Si ファウンドリの競争力が向上—」『日経マイクロデバイス』1998年12月号, pp. 90~99
- 西村吉雄 (2014a) 『電子情報通信と産業』コロナ社
- 西村吉雄 (2014b) 『電子立国は、なぜ凋落したか』日経 BP 社
- 吉岡英美 (2010) 『韓国の工業化と半導体産業—世界市場におけるサムスン電子の発展—』有斐閣

<中国語>

- IEK (各年版) 『半導体産業年鑑』新竹: 工業技術研究院・産業經濟與趨勢研究中心 (ITRI / IEK)
- TSMC (各年版) 『公司年報』http://www.tsmc.com/chinese/investorRelations/annual_reports.htm (2014年12月10日閲覧)
- 伍忠賢 (2006) 『透視台積電』台北: 五南圖書出版